



ΠΑΝΕΠΙΣΤΗΜΙΟ
ΔΥΤΙΚΗΣ ΜΑΚΕΔΟΝΙΑΣ
ΤΜΗΜΑ ΜΗΧΑΝΙΚΩΝ
ΠΛΗΡΟΦΟΡΙΚΗΣ & ΤΗΛΕΠΙΚΟΙΝΩΝΙΩΝ

Θέμα Διπλωματικής Εργασίας

Σχεδιασμός και υλοποίηση ενός επιταχυντή υλικού για έναν αλγόριθμο εκτίμησης κίνησης

Design and implementation of a hardware accelerator for a motion estimation algorithm

Επιβλέπων: Δρ. Μηνάς Δασυγένης ([mdasyg \(at\) ieee.org](mailto:mdasyg@ieee.org)) – <http://arch.ict.e.uowm.gr>

Οι αλγόριθμοι εκτίμησης κίνησης (motion estimation) αποτελούν αναπόσπαστο κομμάτι όλων των σύγχρονων τεχνικών συμπίεσης/κωδικοποίησης video. Λόγω των εντατικών υπολογισμών που γίνονται κατά τη χρήση διανυσμάτων κίνησης, απαιτείται μεγάλη υπολογιστική ισχύς κατά τη φάση αυτή. Η συγκεκριμένη διεργασία είναι ιδιαίτερα δαπανηρή από πλευράς χρόνου και ενέργειας, ειδικά όταν γίνεται σε επίπεδο λογισμικού και ανατίθεται σε “μη-εξειδικευμένες” μονάδες όπως για παράδειγμα σ'εναν επεξεργαστή γενικής χρήσης (general purpose CPU). Στη συγκεκριμένη διπλωματική εργασία, στόχος μας είναι να αναπτύξουμε ένα περιφερειακό με τη μορφή κάρτας PCI-X που θα λειτουργεί ως συνεπεξεργαστής και θα είναι εξειδικευμένο στην εκτέλεση ενός αλγορίθμου motion estimation/compensation. Αυτή η κατηγορία των περιφερειακών ονομάζονται επιταχυντές υλικού και πρόκειται για συσκευές που προορίζονται για την εκπόνηση συγκεκριμένων διεργασιών με πολύ μεγαλύτερη ταχύτητα και πολύ μικρότερη κατανάλωση ενέργειας σε σχέση με συμβατικούς επεξεργαστές.

Απαιτήσεις: Αρχιτεκτονική Υπολογιστών, Λειτουργικά Συστήματα, Ψηφιακή Σχεδίαση, Ενσωματωμένα Συστήματα, Προγραμματισμός

Πλεονεκτήματα: Ο φοιτητής θα εμβαθύνει τις γνώσεις του πάνω στις FPGA, την Αρχιτεκτονική Υπολογιστών και τα Λειτουργικά συστήματα. Επίσης, θα αποκομίσει καινούργια γνώση σχετικά με τους επιταχυντές υλικού και τους αλγόριθμους εκτίμησης κίνησης.