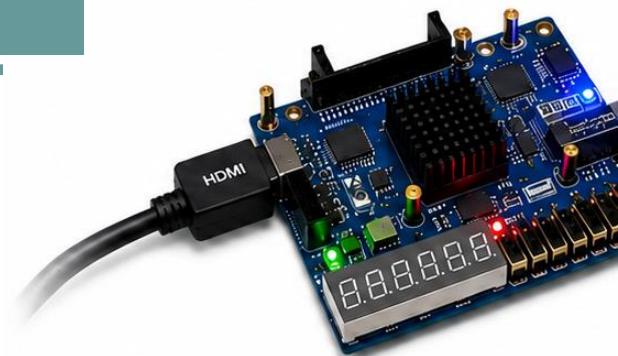


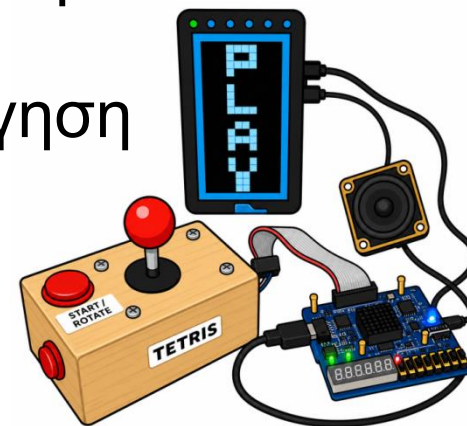
Σχεδιασμός και υλοποίηση ενός ρετρό παιχνιδιού σε FPGA με εξωτερική είσοδο και απεικόνιση σε οθόνη

Χατζηαβανίδου Κυριακή

Επιβλέπων: Δασυγένης Μηνάς
Μέλη ΕΚ: Κακαρούντας Αθανάσιος,
Κονοφάος Νικόλαος



- **Εισαγωγή:** Αντικείμενο, Στόχοι Εργασίας, Κίνητρα Επιλογής
- **Μελέτη και Σχεδιασμός:** Συγκριτική Έρευνα Υλοποιήσεων Tetris, Υλικό, Προδιαγραφές Παιχνιδιού
- **Υλοποίηση Συστήματος:** Αρχιτεκτονική Συστήματος, Υποσυστήματα
- **Αξιολόγηση:** Αποτελέσματα – Αξιολόγηση Συστήματος, Χρήση Πόρων FPGA, Επίδειξη
- **Συμπεράσματα και Βελτιώσεις**



Αντικείμενο:

Σχεδιασμός και υλοποίηση παιχνιδιού Tetris σε FPGA, με χρήση arcade χειριστηρίου και απεικόνιση σε οθόνη μέσω HDMI

Στόχοι:

- Υλοποίηση του παιχνιδιού Tetris σε FPGA
- Κατανόηση και αξιοποίηση βασικών εννοιών ψηφιακής σχεδίασης
- Σύνδεση και συγχρονισμός εξωτερικών περιφερειακών συσκευών (arcade χειριστήριο, παραγωγή εικόνας μέσω HDMI, παραγωγή ήχου).

- Απλή αλλά ολοκληρωμένη δομή παιχνιδιού
- Ιδανικό πεδίο εφαρμογής για μελέτη ψηφιακής σχεδίασης
- Σχεδιασμός πλήρους λειτουργικού συστήματος χωρίς εξωτερική μνήμη ή μεγάλης απαίτησης σε πόρους
- Εκπαιδευτική και ερευνητική αξία
- Αναβίωση ενός κλασικού ρετρό παιχνιδιού

Συγκριτική Έρευνα Υλοποιήσεων Tetris



✓ ΠΛΕΟΝΕΚΤΗΜΑΤΑ

- Χαμηλό κόστος
- Γρήγορη ανάπτυξη
- Χαμηλή κατανάλωση ισχύος

✗ ΜΕΙΟΝΕΚΤΗΜΑΤΑ

- Σειριακή εκτέλεση εργασιών
- Περιορισμένη υπολογιστική ισχύς
- Περιορισμένη γραφική απόδοση



✓ ΠΛΕΟΝΕΚΤΗΜΑΤΑ

- Ισχυρές γραφικές δυνατότητες
- Υποστήριξη πολυμέσων
- Εύκολη ανάπτυξη εφαρμογών

✗ ΜΕΙΟΝΕΚΤΗΜΑΤΑ

- Εξάρτηση από λειτουργικό σύστημα
- Μεγαλύτερες καθυστερήσεις λόγω λειτουργικού συστήματος
- Μη προβλέψιμος χρόνος απόκρισης



✓ ΠΛΕΟΝΕΚΤΗΜΑΤΑ

- Ισχυρά γραφικά και υψηλές αναλύσεις
- Μεγάλη ευελιξία ανάπτυξης
- Ποικιλία εργαλείων λογισμικού

✗ ΜΕΙΟΝΕΚΤΗΜΑΤΑ

- Δεν παρέχει εμπειρία σχεδίασης υλικού
- Εξάρτηση από λειτουργικό σύστημα
- Δεν επιτρέπει βελτιστοποίηση σε επίπεδο hardware



✓ ΠΛΕΟΝΕΚΤΗΜΑΤΑ

- Παράλληλη εκτέλεση λειτουργιών
- Υψηλή ταχύτητα
- Πολύ χαμηλή καθυστέρηση
- Ακριβής χρονική συμπεριφορά

✗ ΜΕΙΟΝΕΚΤΗΜΑΤΑ

- Μεγαλύτερη πολυπλοκότητα ανάπτυξης
- Απαιτεί γνώση Verilog/VHDL
- Μεγαλύτερος χρόνος σχεδίασης

Πλακέτα Ανάπτυξης DE23-Lite



- ❖ **FPGA:** Intel Altera Agilex3 (135.110LEs, 6.89 Mbit M20K, 4 IO PLL, 8 Fabric I/O PLL)
- ❖ **Memory:** 64MB SDRAM
- ❖ **Communication:** UART
- ❖ **I/O:** 2x20 GPIO Connector
- ❖ **Display:** HDMI output ADV7513 transmitter
- ❖ **Power:** 5V DC input

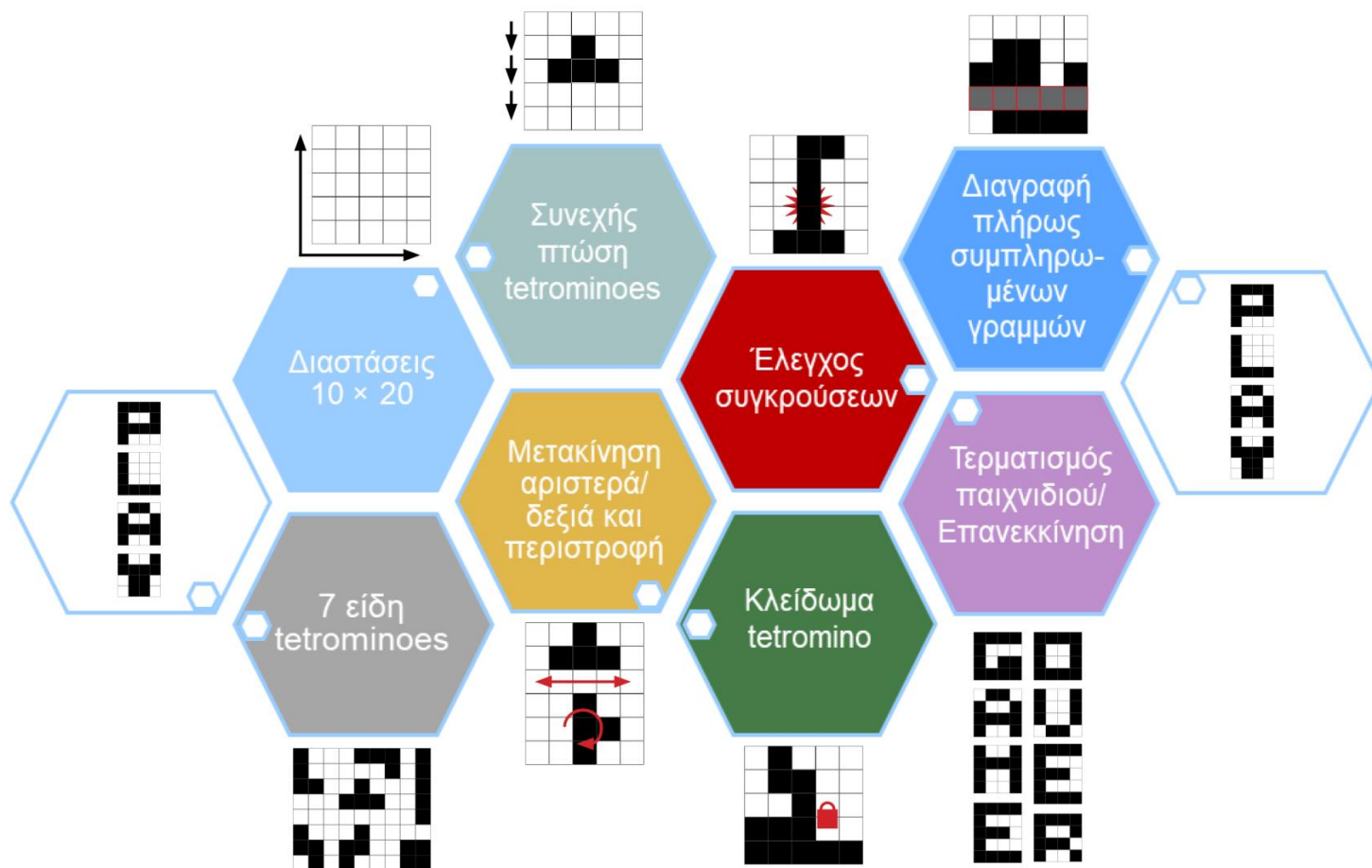
Χειριστήριο - Haitronic 1-Player Arcade Game Kit

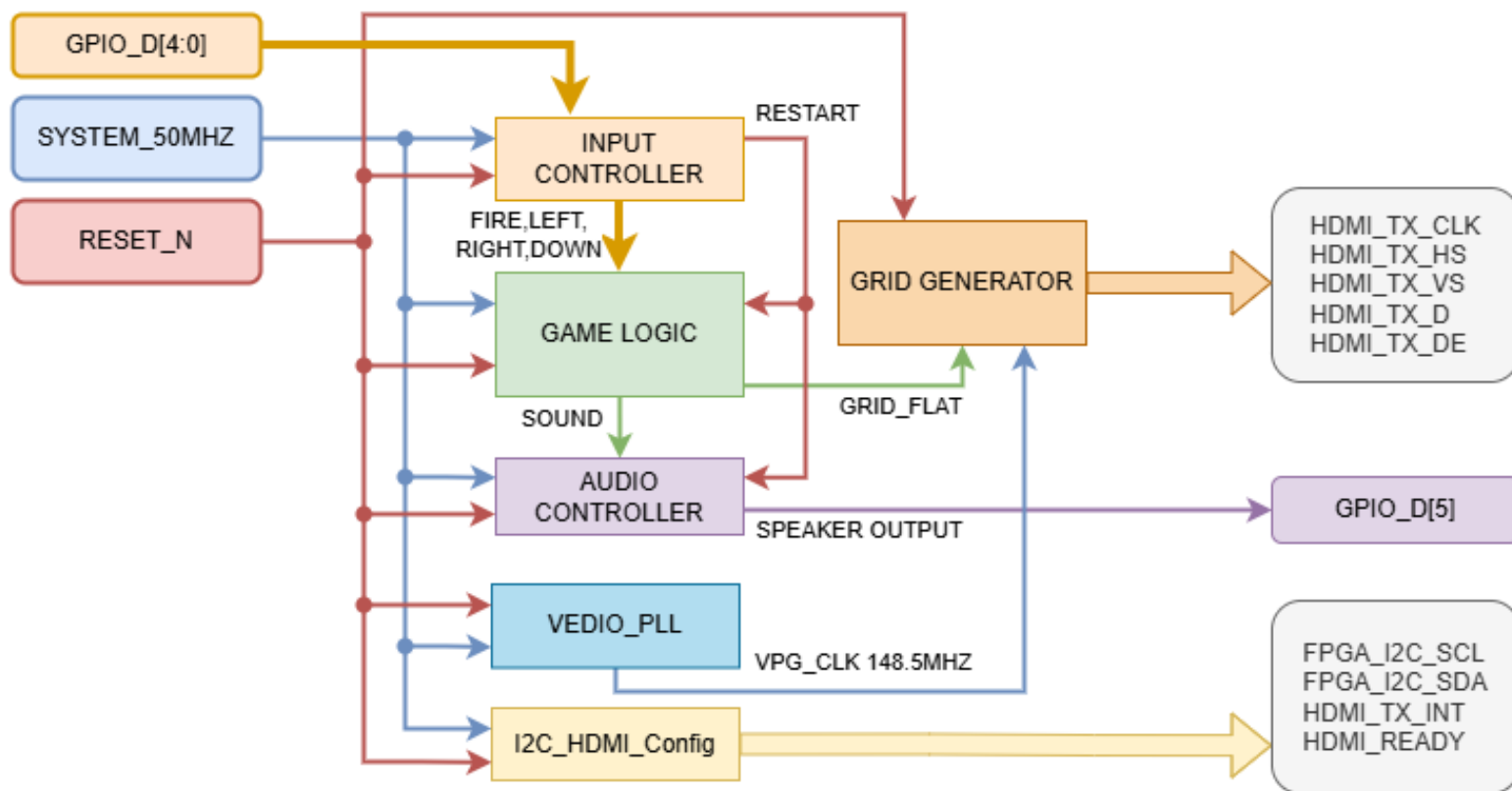
- ❖ **Joystick:** Τέσσερις κατευθύνσεις
- ❖ **Κουμπιά:** 8(30mm), 2(24mm)
- ❖ **Καλώδια σύνδεσης:** 13 για κουμπιά και ένα 5-pin για το joystick
- ❖ **USB encoder** (δεν χρησιμοποιήθηκε στην παρούσα εργασία)



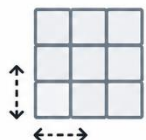
✓ Η προμήθεια του παραπάνω υλικού έγινε από τη φοιτήτρια

Προδιαγραφές Παιχνιδιού





Πλέγμα Παιχνιδιού



Διαστάσεις πλέγματος: 10 στήλες x 20 γραμμές (200 bits)



Διαστάσεις κελιού: 88x88 pixels



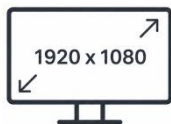
Μέγεθος διαχωριστικών γραμμών: 2 pixels



Γκρι πλαίσιο εκτός του πλέγματος

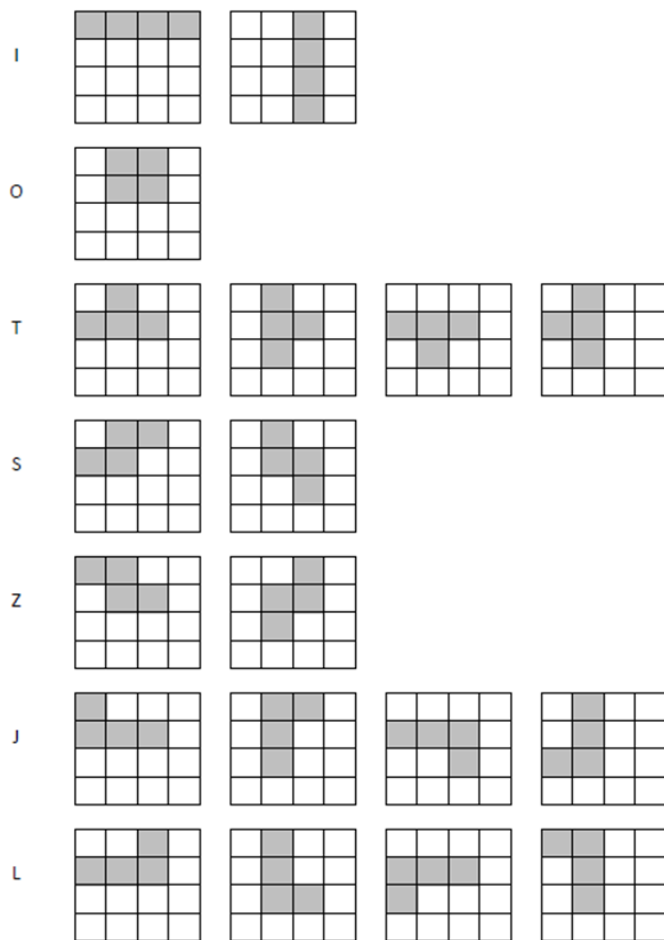


Χρωματισμός: Ασπρόμαυρη απεικόνιση



Ανάλυση: 1920x1080 60Hz

Tetromino ROM



- ☑ Τοπικό πλέγμα 4x4
- ☑ Αποθήκευση των συντεταγμένων (dx,dy) για κάθε ένα από τα 4 τετράγωνα κάθε tetromino σε όλες τις δυνατές περιστροφές

Υποσύστημα Εισόδου

Συγχρονισμός

- Μηχανισμός 2-Flip-Flop για την αποφυγή μεταστατικών φαινομένων από τις ασύγχρονες εισόδους

Debounce

- Φιλτράρισμα μηχανικού θορύβου με μετρητή διάρκειας 10ms (500,000 κύκλοι στα 50MHz)

Χαρτογράφηση

- Αντιστοίχιση σημάτων σε εντολές: Αριστερά, Δεξιά, Κάτω, Έναρξη/Περιστροφή, Reset

Παράμετροι Χρονισμού Κίνησης

- DAS 150ms
- ARR 50ms

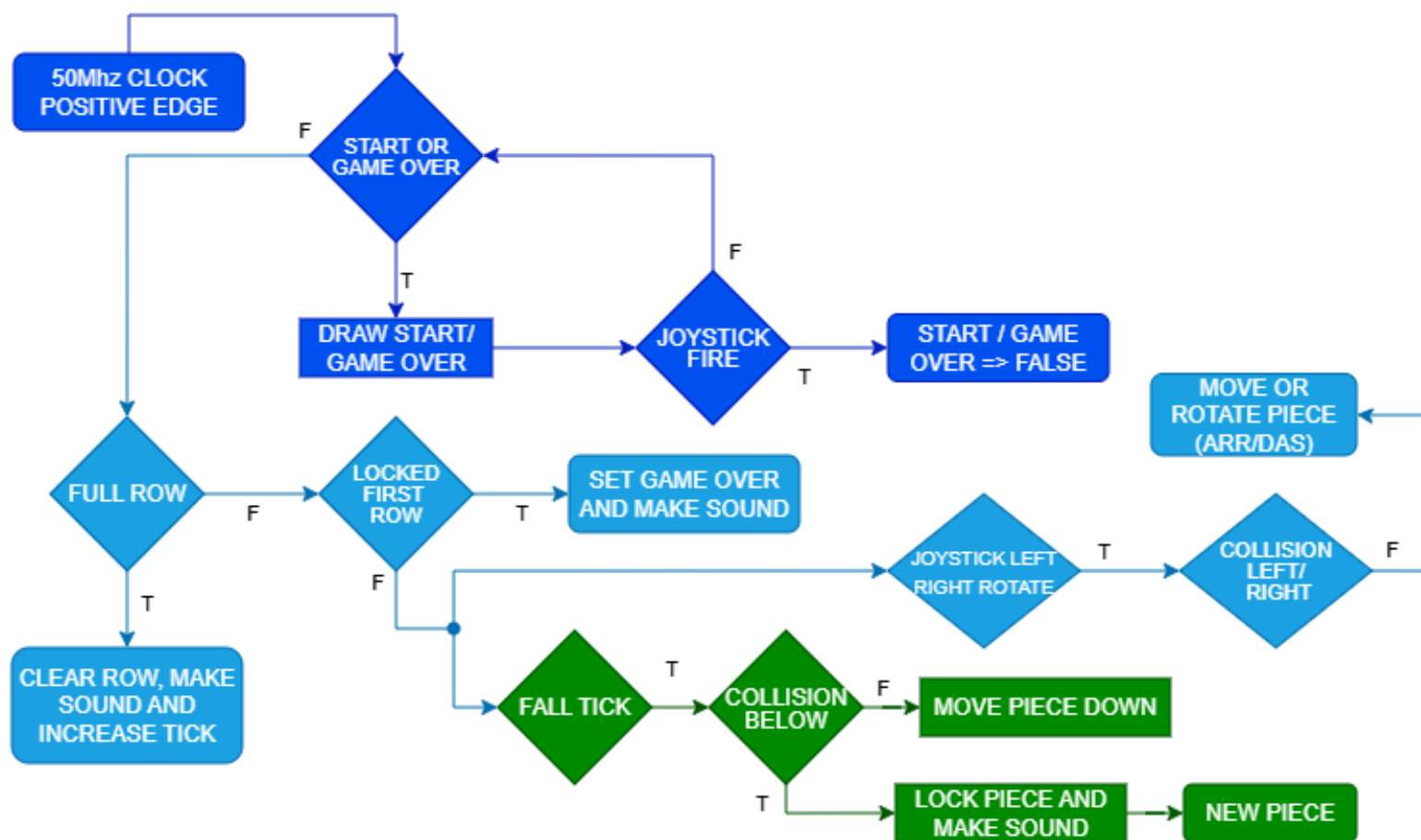
Συνδεσμολογία

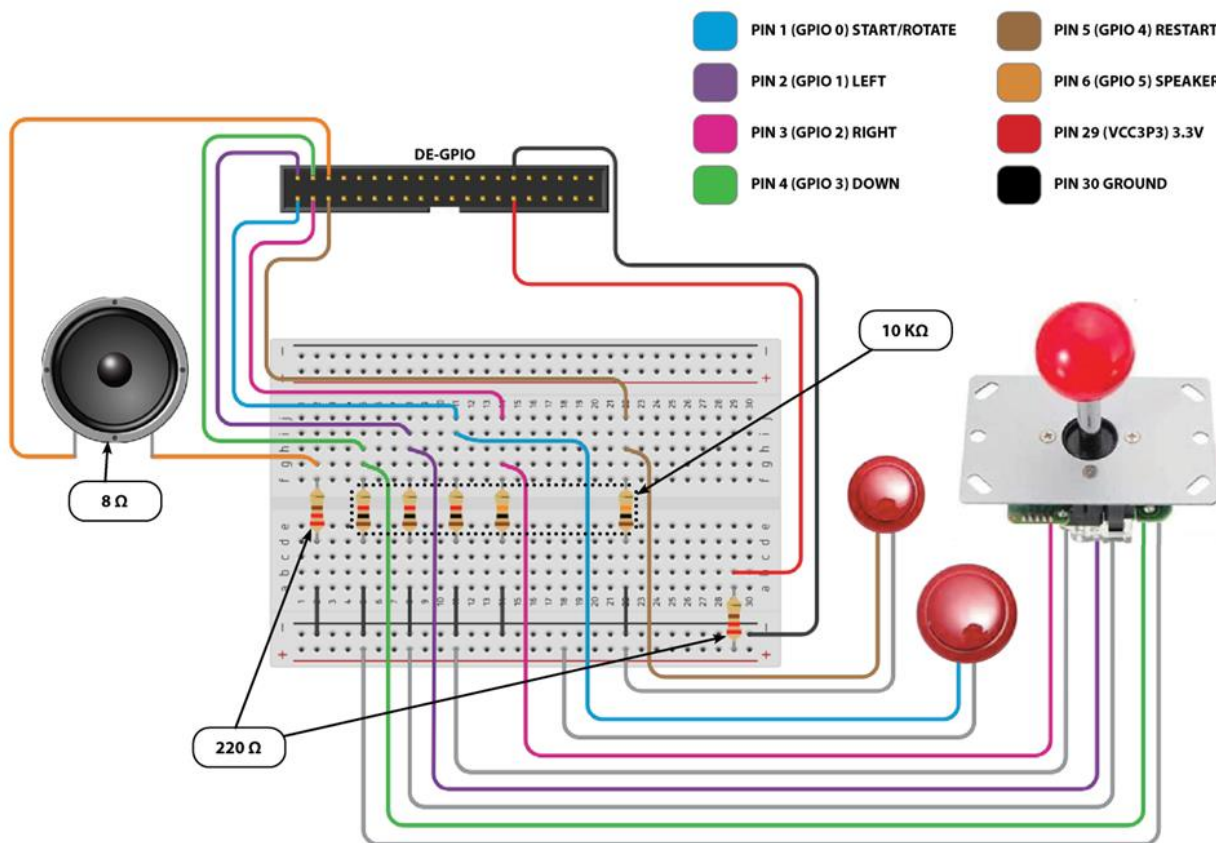
- Σύνδεση απευθείας στα pins της πλακέτας
- Χρήση pull-down αντιστάσεων 10kΩ και προστατευτικών αντιστάσεων 220Ω

Δημιουργία 3 διαφορετικών ηχητικών σημάτων

-  **Κλείδωμα tetromino:** Σύντομος υψηλός τόνος
-  **Εκκαθάριση γραμμής:** Μεσαίος τόνος
-  **Τερματισμός παιχνιδιού:** Παρατεταμένος χαμηλός τόνος

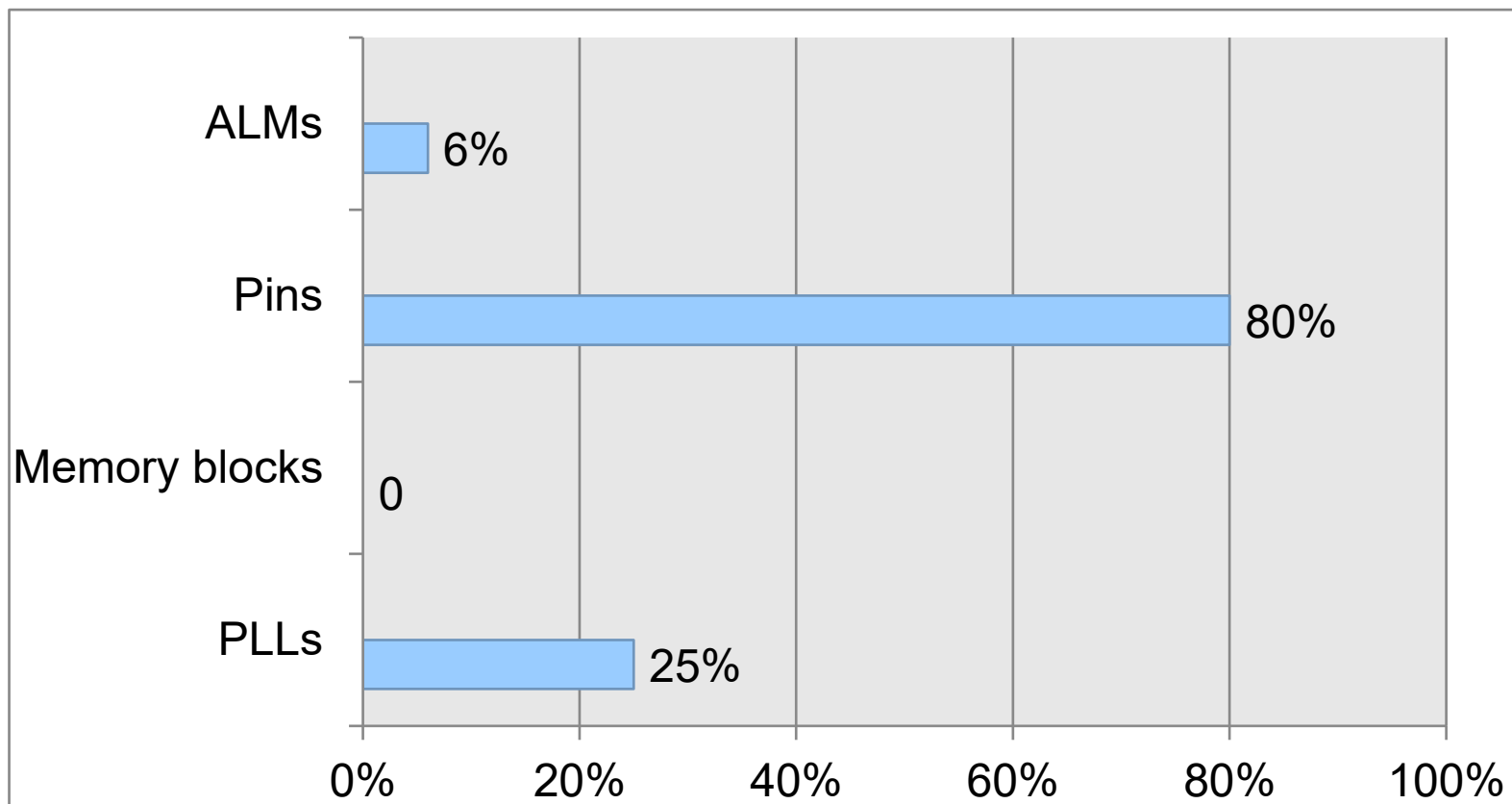
Game logic

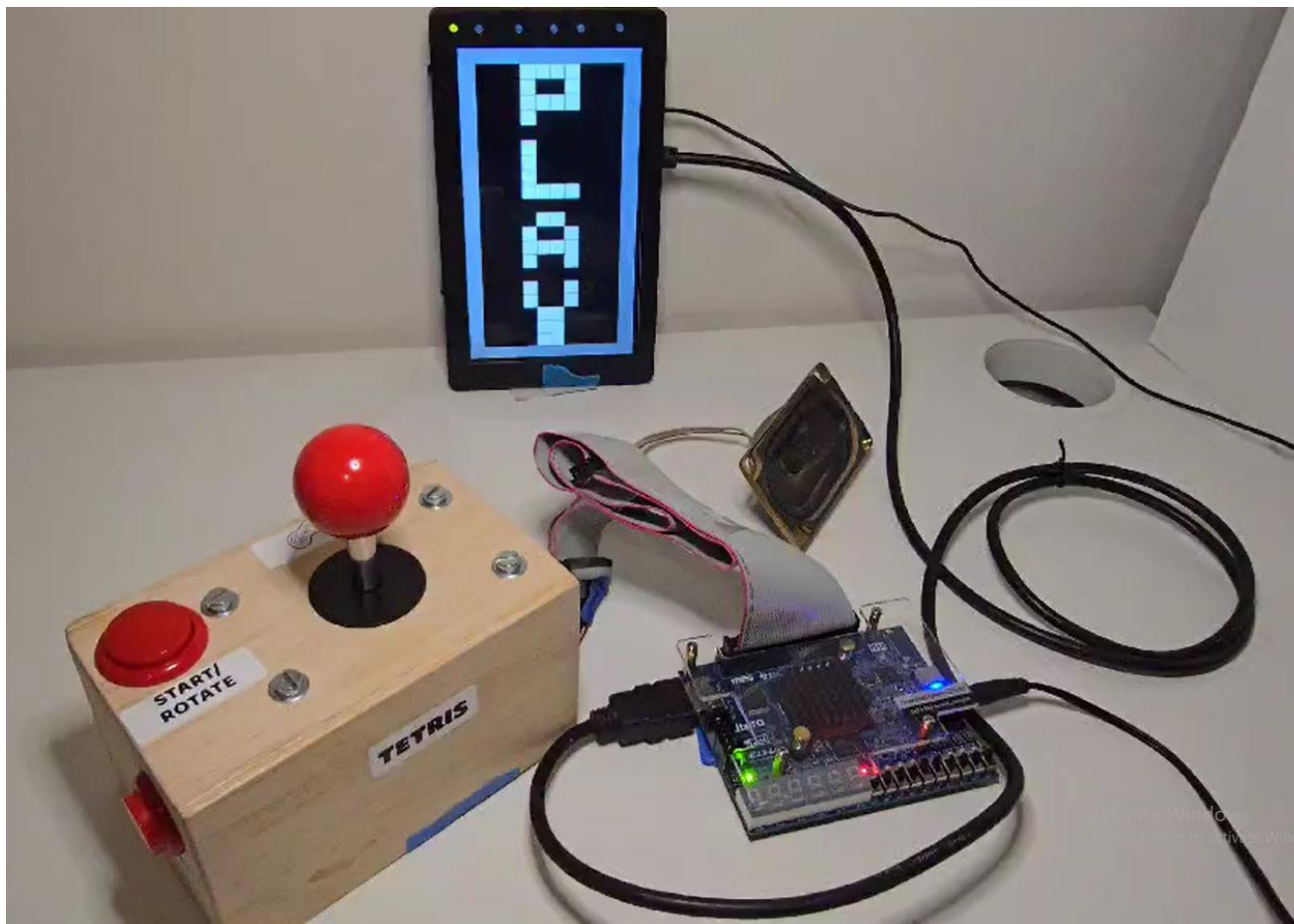




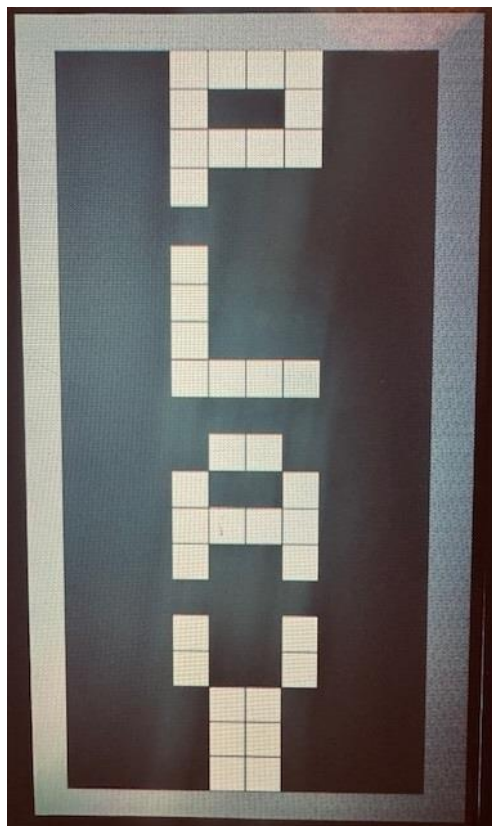
- ✓ Πλήρως λειτουργική υλοποίηση του παιχνιδιού Tetris σε FPGA.
- ✓ Σταθερή έξοδος εικόνας μέσω HDMI.
- ✓ Ακριβής απεικόνιση του πεδίου παιχνιδιού.
- ✓ Ομαλή απόκριση στις κινήσεις του χειριστηρίου.
- ✓ Αξιόπιστη εφαρμογή των κανόνων του παιχνιδιού.



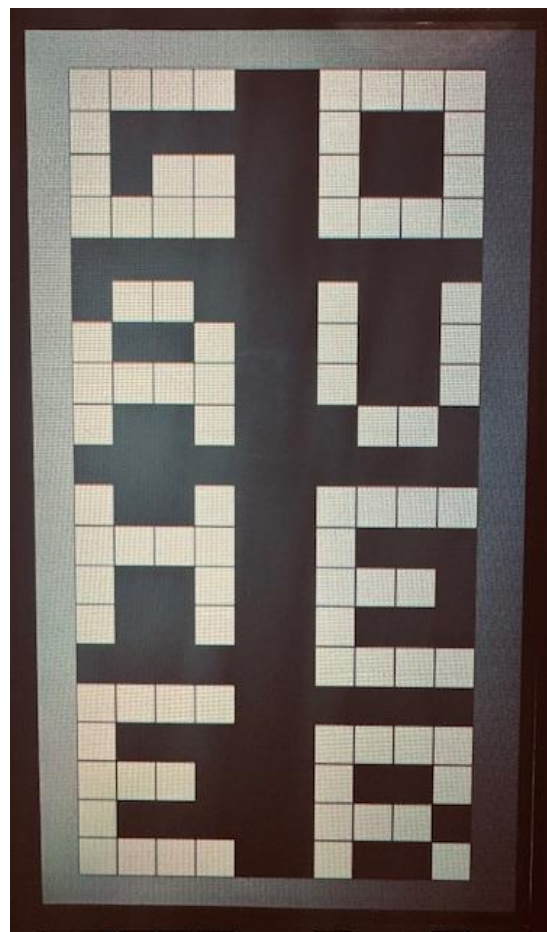
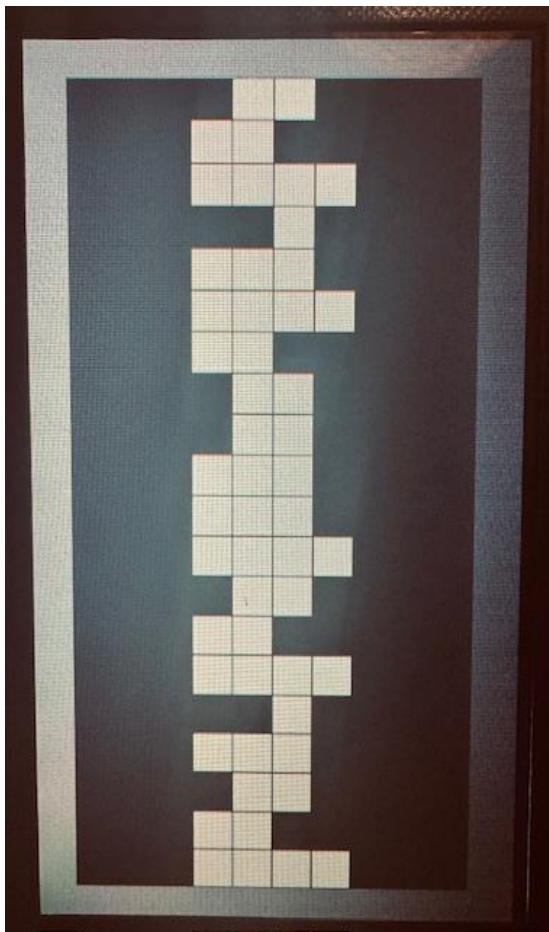


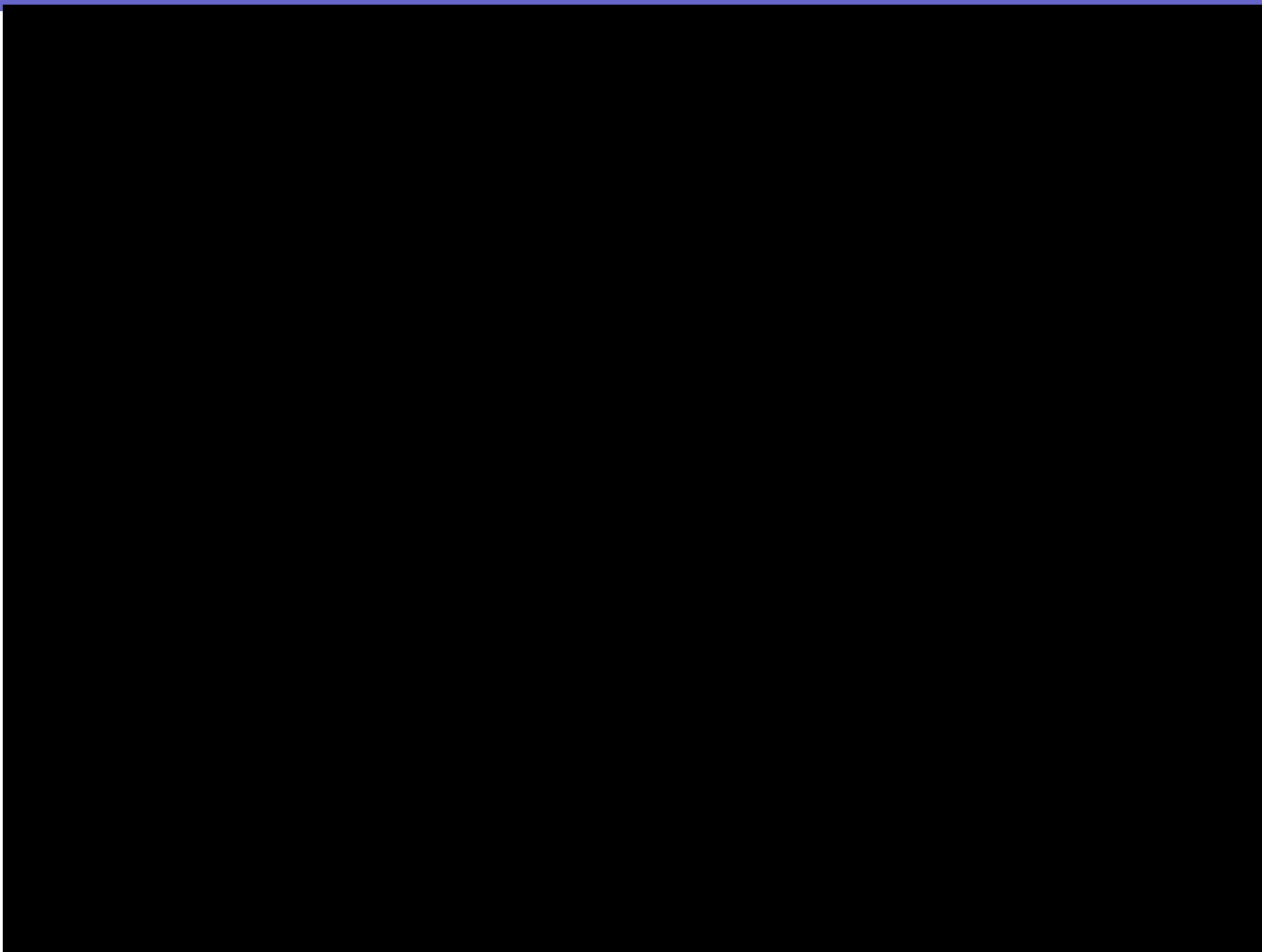


Στιγμιότυπα Υλοποίησης- Επίδειξη



Στιγμιότυπα Υλοποίησης- Επίδειξη





Συμπεράσματα και Μελλοντικές Βελτιώσεις

Συμπεράσματα

- Επιτυχής υλοποίηση του παιχνιδιού Tetris
- Άμεση απόκριση και ομαλή απεικόνιση
- Αποτελεσματική αξιοποίηση των διαθέσιμων FPGA πόρων
- Δημιουργία επεκτάσιμης αρχιτεκτονικής για μελλοντικές βελτιώσεις και νέα ρετρό

Μελλοντικές Βελτιώσεις

- Αξιοποίηση RAM/DSP blocks για ηχητικά και οπτικά εφέ
- Επίπεδα δυσκολίας, scoring system, next piece preview
- Multiplayer με δεύτερο χειριστήριο
- Επέκταση με υλοποίηση και άλλων ρετρό παιχνιδιών



Ευχαριστώ για την προσοχή σας!

