



**ΠΑΝΕΠΙΣΤΗΜΙΟ
ΔΥΤΙΚΗΣ ΜΑΚΕΔΟΝΙΑΣ**

Ενσωματωμένα Συστήματα

Ενότητα: ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ No 9

Δρ. Μηνάς Δασυγένης

mdasyg@ieee.org

Τμήμα Μηχανικών Πληροφορικής και Τηλεπικοινωνιών

Εργαστήριο Ψηφιακών Συστημάτων και Αρχιτεκτονικής Υπολογιστών

<http://arch.icte.uowm.gr/mdasyg>

Άδειες Χρήσης

- Το παρόν εκπαιδευτικό υλικό υπόκειται σε άδειες χρήσης Creative Commons.
- Για εκπαιδευτικό υλικό, όπως εικόνες, που υπόκειται σε άλλου τύπου άδειας χρήσης, η άδεια χρήσης αναφέρεται ρητώς.



Χρηματοδότηση

- Το παρόν εκπαιδευτικό υλικό έχει αναπτυχθεί στα πλαίσια του εκπαιδευτικού έργου του διδάσκοντα.
- Το έργο «**Ανοικτά Ψηφιακά Μαθήματα του Πανεπιστημίου Δυτικής Μακεδονίας**» έχει χρηματοδοτήσει μόνο τη αναδιαμόρφωση του εκπαιδευτικού υλικού.
- Το έργο υλοποιείται στο πλαίσιο του Επιχειρησιακού Προγράμματος «Εκπαίδευση και Δια Βίου Μάθηση» και συγχρηματοδοτείται από την Ευρωπαϊκή Ένωση (Ευρωπαϊκό Κοινωνικό Ταμείο) και από εθνικούς πόρους.



Ευρωπαϊκή Ένωση
Ευρωπαϊκό Κοινωνικό Ταμείο



ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ & ΘΡΗΣΚΕΥΜΑΤΩΝ, ΠΟΛΙΤΙΣΜΟΥ & ΑΘΛΗΤΙΣΜΟΥ
ΕΙΔΙΚΗ ΥΠΗΡΕΣΙΑ ΔΙΑΧΕΙΡΙΣΗΣ

Με τη συγχρηματοδότηση της Ελλάδας και της Ευρωπαϊκής Ένωσης



πρόγραμμα για την ανάπτυξη
ΕΥΡΩΠΑΪΚΟ ΚΟΙΝΩΝΙΚΟ ΤΑΜΕΙΟ

Περιεχόμενα

1. Σκοπός της άσκησης	4
2. Παραδοτέα	4
3. Οδηγίες εργαστηρίου	4
4. Εισαγωγικά.....	5
5. Εκπόνηση εργαστηρίου	5
5.1 Χρήση του Base System Builder για την κατασκευή της περιγραφής της ενσωματωμένης αρχιτεκτονικής.....	5
5.2 Χρήση του Xilinx Platform Studio (xps) για τη ρύθμιση της περιγραφής της ενσωματωμένης αρχιτεκτονικής.....	6
5.3 Δημιουργία του αρχείου προγραμματισμού για την ενσωματωμένη αρχιτεκτονική.....	6

1. Σκοπός της άσκησης

- Κατασκευή και ρύθμιση ενσωματωμένης αρχιτεκτονικής βασιζόμενης στον επεξεργαστή **Xilinx microblaze** (Μέρος1^ο).

(A) 3 ερωτήσεις

(C) 5 ασκήσεις/προγράμματα

2. Παραδοτέα

- **Παραδοτέο C1:** Screenshot με την επιτυχή ολοκλήρωση του BSB.
- **Παραδοτέο C2:** Screenshot με τις εξωτερικές θύρες.
- **Παραδοτέο C3:** Screenshot με σημειωμένη τη γραμμή του συγκεκριμένου περιφερειακού.
- **Παραδοτέο C4:** Screenshots που δείχνουν την επιτυχή εκτέλεση του Generate Top HDL.
- **Παραδοτέο C5:** Screenshot με το μήνυμα “program succeeded”

3. Οδηγίες εργαστηρίου

(μόνο για τους φοιτητές του ΤΜΤΠ,ΠΔΜ)

Σε αυτό το εργαστήριο θα χρησιμοποιήσετε τα βήματα που αναφέρονται στο αρχείο **“edk_ctt12.3.pdf”** με τίτλο **“EDK Concepts, Tools, and Techniques, Hands-On Guide to effective Embedded Design Xilinx 12.3”** στα έγγραφα του εργαστηρίου σε συνδυασμό με τις οδηγίες αυτού του φυλλαδίου.

Ένα μεγάλο κομμάτι του εργαστηρίου μπορεί να γίνει στο terminal server. Το μόνο κομμάτι που δε μπορεί να γίνει είναι το κομμάτι με τον προγραμματισμό της πλακέτας.

Πρέπει να έχετε ολοκληρώσει το προηγούμενο εργαστήριο με τις ασκήσεις στην πλακέτα Xilinx, πριν συνεχίσετε.

Αυτό το εργαστήριο είναι ατομικό. Όταν κάποιος φτάνει στο σημείο να προγραμματίσει την πλακέτα και βρίσκεται σε σταθμό εργασίας που δεν έχει συνδεδεμένη πλακέτα, τότε θα γίνεται αμοιβαία ανταλλαγή σταθμού εργασίας με κάποιον συνάδελφο που κάθεται σε σταθμό εργασίας με πλακέτα.

Απαιτείται όλοι να χρησιμοποιήσουν το terminal server, ώστε να μπορούν να μετακινηθούν όλοι χωρίς πρόβλημα και χωρίς να κλείσουν τα ανοιχτά προγράμματα τους.

Για μεταφορά αρχείων από το terminal server προς το σταθμό εργασίας με την πλακέτα, μπορείτε να χρησιμοποιείτε το NAS του Τμήματος.

4. Εισαγωγικά

Πριν διαβάσετε το κείμενο πρέπει να μελετήσετε τις εισαγωγικές σημειώσεις από το προηγούμενο εργαστήριο σχετικά με την πλακέτα **Xilinx** που έχουμε.

5. Εκπόνηση εργαστηρίου

[Οι αριθμοί μέσα στις αγκύλες, αναφέρονται στις σελίδες του οδηγού.]

5.1 Χρήση του Base System Builder για την κατασκευή της περιγραφής της ενσωματωμένης αρχιτεκτονικής

- [1-13] Μελετήστε τις σελίδες 1-11 οι οποίες περιγράφουν την πλακέτα που θα εργαστούμε (αν και η περιγραφή αναφέρεται στην πλακέτα *Spartan 6*, η πλακέτα του εργαστηρίου *Spartan 3A* είναι παρόμοια).
- [1-18] Δημιουργήστε το project με τις κατάλληλες τιμές για την πλακέτα που έχουμε. Το όνομα και ο κατάλογος αποθήκευσης δεν πρέπει να έχουν κενά, ενώ συνιστάται να είναι έως 8 χαρακτήρες. Επιβεβαιώστε ότι δημιουργούμε ένα σύστημα με τον απλό δίαυλο PLB, γιατί αν επιλέξετε τον AXI δε θα χωρέσει στο FPGA.

Προσέξτε τις παρακάτω επιλογές:

- Synthesis Tool: "XST(VHDL/Verilog).
- Simulator: "Modelsim-PE VHDL".
- Preferred Language: "VHDL"
- P.S.P: "Store all values".
- Μην επιλέξετε το "Manual Compile Order"
- VHDL S.A.S: "VHDL-93".
- Μην ενεργοποιήσετε το "message filtering".

Απομακρύνετε τα παρακάτω περιφερειακά αν υπάρχουν στο συστημά σας:

- Ethernet_MAC
- SPI_FLASH
- IIC_DVI
- IIC_SFP
- PCIe Bridge
- Προσθέστε αν δεν υπάρχει και είναι διαθέσιμη η επιλογή:
- τη σειριακή θύρα xps_uartlite
- την γενική είσοδο έξοδο xps_gpio
- multi port memory controller
- lmb bram if controller
- Ολοκληρώστε (finish) και αποθηκεύστε το BSB.

Παραδοτέο C1: Screenshot με την επιτυχή ολοκλήρωση του BSB

5.2 Χρήση του Xilinx Platform Studio (xps) για τη ρύθμιση της περιγραφής της ενσωματωμένης αρχιτεκτονικής

- [19-2] Α Μελετήστε το πληροφοριακό οδηγό για το XPS, και ιδιαίτερα για το πως χρησιμοποιείται. Πάρτε screenshots από το 'bus interface', 'ports', 'addresses' και 'connectivity panel'.
- [24] Βρείτε το περιφερειακό της σειριακής σύνδεσης. Δώστε ένα screenshot από τις εξωτερικές θύρες που χρησιμοποιεί και ένα από τα αντίστοιχα σήματα (με παρόμοιο τρόπο με τις οδηγίες των σελίδων 24-25).

Παραδοτέο C2: Screenshot με τις εξωτερικές θύρες

- [25] Εκτελέστε τις λειτουργίες που αναφέρονται για τη χρήση των εργαλείων.
- Προσπεράστε τα βήματα:
 - Hardware > Create or Import Peripheral.
 - Software > Generate Libraries and BSPs.
- [26-28] Διαβάστε το υπόλοιπο πληροφοριακό υλικό.

5.3 Δημιουργία του αρχείου προγραμματισμού για την ενσωματωμένη αρχιτεκτονική

- [29-30] Μελετήστε τις πληροφορίες. Πάρτε το screenshot στο οποίο έχετε ανοίξει το MHS αρχείο και έχετε μαρκάρει τη γραμμή που συνδέεται με το περιφερειακό σειριακής εισόδου / εξόδου.

Παραδοτέο C3: Screenshot με σημειωμένη τη γραμμή του συγκεκριμένου περιφερειακού

- [30-31] Ακολουθήστε τις οδηγίες για τη δημιουργία του bitstream. Επιλέξτε Export Only.
- [31-35] Ακολουθήστε το φυλλάδιο. Πριν από την επιλογή Generate Programming File (σελίδα 34) επιλέξτε τη λειτουργία. Generate Top HDL Source.

Παραδοτέο C4: Screenshots που δείχνουν την επιτυχή εκτέλεση του Generate Top HDL

Από το αρχείο bistream που θα δημιουργηθεί προγραμματίστε το board

Παραδοτέο C5: Screenshot με το μήνυμα “program succeeded”

Αποθηκεύστε (backup) όλα τα αρχεία που έχετε δημιουργήσει γιατί θα τα χρειαστείτε στο επόμενο εργαστήριο.

(A1) Πόσο είναι το utilization της πλακέτας που χρησιμοποιήσατε;

(A2) Βρείτε στο διαδίκτυο, πόσο MIPS έχει ο microblaze.

(A3) Υποστηρίζει διασωλήνωση ο MIPS;

Αν ναι, πόσα στάδια έχει **(δώστε και τη βιβλιογραφική αναφορά)**;

Τέλος Α μέρους